

Update:2023/7/31

## T18HVG2 可違反之 DRC 錯誤列表

如遇到以下所列可違反之 DRC 錯誤，僅需在“設計內容電子檔”中列出並說明違反的原因，而不需在“晶片製作需違反 DRC 申請表”中列出。如遇到以下未列出之 DRC 錯誤，請先聯絡工程師討論後，再填寫“晶片製作需違反 DRC 申請表”，我們將詢問製程廠商是否能接受所申請違反的錯誤，請勿自行合理化錯誤，且認為填寫申請表即可違反，若沒有先與工程師討論而直接違反，該下線案件會因 DRC 錯誤而列入不受理！

可違反之 DRC 錯誤:

(1) DRM.R.1:

此 Rule 提醒使用者 DRC Check 流程，請詳閱製程文件 T-018-CV-DR-027 中 DRM.R.1 的說明後，即可忽略。

(2) MOM.R.2:

MOM 電容 Density 錯誤，若設計中未使用 MOM 電容，可忽略。

(3) DOD.R.1:

DOD.R.1 是提醒可以使用 DOD 層作為 OD 的 dummy 之用，若是使用 OD 來補 density，則可忽略。

(4) NBL.R.1:

全晶片都是使用 5V 以下低壓元件(全晶片都沒有使用含有 HVDMY drawing layer 的元件)，則可以忽略。